컴퓨터 구조 : LAB 06

~ D Flip Flop ~

2013210111 남세현

**Waveform 결과**

**결과 분석**

맨 처음 Q, Qbar에 값이 안들어간 이유는 정확하게 D의 값이 clock cutoff와 함께 반영이 안되서 그런 것 같습니다.

2번째 clock부터는 D값이 Clock Cutoff와 함께 같이 잘 저장되는 것을 확인할 수 있습니다.

뒤에서 4번째 clock에서는 clock이 0이 될 때 동시에 D값이 0이 되면서 D의 0 값이 아닌, 그 직전의 1 값으로 반영됨을 알 수 있습니다.

**코드**

[ sr\_latch.v ]

module SR\_latch(Q, Qbar, Sbar, Rbar);

output Q, Qbar;

input Sbar, Rbar;

assign Q = ~(Sbar & Qbar);

assign Qbar = ~(Rbar & Q);

endmodule

[ DFF.v ]

`include "sr\_latch.v"

module DFF(clock, D, Q, Qbar);

input clock, D;

output Q, Qbar;

wire NULL;

wire sr\_up\_qbar;

wire sr\_down\_qbar;

wire sr\_down\_q;

wire sr\_down\_sbar;

assign sr\_down\_sbar = clock & sr\_up\_qbar;

SR\_latch srlatch\_up(NULL, sr\_up\_qbar, sr\_down\_qbar, clock);

SR\_latch srlatch\_down(sr\_down\_q, sr\_down\_qbar, sr\_down\_sbar, D);

SR\_latch srlatch\_right(Q, Qbar, sr\_up\_qbar, sr\_down\_q);

endmodule